



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 03107228 A

(43) Date of publication of application: 07 . 05 . 91

(51) Int. Cl.

H04J 13/00
H04K 1/04

(21) Application number: 01245941

(22) Date of filing: 20 . 09 . 89

(71) Applicant: MITSUBISHI ELECTRIC CORP

(72) Inventor: WATANABE EIJI

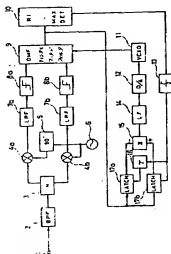
(54) SPREAD CODE TRACING CIRCUIT

(57) Abstract:

PURPOSE: To eliminate the need for a tracing spread code generator and to obtain a circuit with stable operation by using a correlation output of a digital matched filter in a spread code acquisition to trace a code.

CONSTITUTION: A correlation output of a digital matched filter 9 is latched by latches 17a, 17b. The timing control of the latches is implemented by a circulation integration, a maximum value discriminator 10, a 1/2 clock delay device 13, a 1 clock delay device 16, and a spread code of input PN-BPSK demodulation input and a correlation value having a -1/2 clock phase difference is latched in the latch 17a and a correlation value having a +1/2 clock phase difference is latched in the latch 17b. Outputs of the latches 17a, 17b are added by an adder 15 to control a clock VCXO 11 via a loop filter 14 and a D/A converter 12. Thus, the tracing spread code generator is not required and a circuit with stable operation is obtained.

COPYRIGHT: (C)1991,JPO&Japio



公開特許公報(A) 平3-107228

⑨ Int. Cl.³

H 04 J 13/00
H 04 K 1/04

識別記号

A

庁内整理番号

6914-5K
6914-5K

⑥ 公開 平成3年(1991)5月7日

審査請求 未請求 請求項の数 1 (全4頁)

④ 発明の名称 拡散符号追尾回路

⑦ 特 願 平1-245941

⑧ 出 願 平1(1989)9月20日

⑤ 発 明 者 渡 辺 栄 司 兵庫県尼崎市塚口本町8丁目1番1号 三菱電機株式会社
通信機製作所内
東京都千代田区丸の内2丁目2番3号
⑥ 出 願 人 三菱電機株式会社
⑦ 代 理 人 弁理士 早瀬 憲一

明 細 書

1. 発明の名称

拡散符号追尾回路

2. 特許請求の範囲

(1) スペクトル拡散通信復調器の、デジタルマッチドフィルタを具備する拡散符号追尾回路により検出された入力信号の拡散符号の位相を追尾する拡散符号追尾回路において、

上記追尾回路による位相追尾完了後に、上記デジタルマッチドフィルタにより得られる、入力信号の拡散符号と位相が±1/2チップずれた相関値出力を用いて位相誤差信号を求め、該誤差信号に基づいて入力信号の拡散符号の位相追尾を行うことを特徴とする拡散符号追尾回路。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は、スペクトル拡散通信復調器において、検出された拡散符号の位相の追尾を行なう拡散符号追尾回路に関し、特に回路構成が簡単で、安定して動作する拡散符号追尾回路に関するもの

である。

(従来の技術)

第3図は従来の拡散符号追尾回路を説明するためのブロック図であり、図において、1は入力PN-BPSK(Pseudo Noise Binary Phase Shift Keying)変調信号、2はバンドパスフィルタ、3はハイブリッド、4a~4dはミキサ、5は90°移相器、6はローカル発振器、7a、7bはローパスフィルタ、8a、8bはコンパレータ、9はデジタルマッチドフィルタ、10は上記デジタルマッチドフィルタ9の相関値出力を巡回積分し、相関値の最大値を検出する巡回積分、最大値判定部、11はクロック用の電圧制御水晶発振器(VCXO)、13は1/2クロック遅延器、14はループフィルタ、15は加算器、16は1クロック遅延器、19は2分周器、20は拡散符号発生器である。

次に動作について説明する。入力PN-BPSK変調信号1はバンドパスフィルタ2により帯域制限され、ハイブリッド3で分配される。分配さ

れた値はローカル発信器6の出力と、それを90°移相器5によって90°移相したそれぞれの出力とミキサ4a, 4bにより掛け合わせられ、ローパスフィルタ7a, 7bを通り、次にコンパレータ8a, 8bで検出される。検出された2つのデータは、デジタルマッチドフィルタ9に入力され基準の拡散符号との相関値の2乗和を求める。上記2乗和を逐次加算及び最大値判定器10で逐次加算し、相関値の2乗和の最大値を判定し、拡散符号発生器20にロードパルスを出力する。拡散符号発生器20の出力から1/2クロック遅延器13, 1クロック遅延器16により入力PN-BPSK変調信号の拡散符号と+1/2クロック、-1/2クロック位相のずれた拡散符号を発生させ、この位相がずれた拡散符号を、上記ハイブリッド3で分配された信号にミキサ4c, 4dを用いて掛け合わせ、加算器15で加え合わせる。

第4図は拡散符号の位相差と相関値、誤差値の関係を示す図であり、図において、①は拡散符号

の位相差が0の時の相関値、②は拡散符号の位相差が-1/2クロックの時の相関値、③は拡散符号の位相差が+1/2クロックの時の相関値、④は相関値①-相関値②の結果である。加算器15の出力はループフィルタ14でフィルタリングされ、クロック発生用VCO11を制御し、拡散符号発生器20の位相を入力PN-BPSK変調信号1の拡散符号の位相に合わせる。

〔発明が解決しようとする課題〕

従来の拡散符号追尾回路は以上のように構成されているので、追尾用に拡散符号発生器が必要でありコスト高になるという問題点があり、また、拡散符号の位相誤差信号をアナログで検出しているため、回路の調整に手間がかかり、動作も不安定であるという問題点があった。

この発明は上記のような問題点を解消するためになされたもので、追尾用の拡散符号発生器が不要で、動作が安定な拡散符号追尾回路を得ることを目的とする。

〔課題を解決するための手段〕

この発明に係る拡散符号追尾回路は、拡散符号推定回路のデジタルマッチドフィルタの相関値出力を用いて符号の追尾を行うようにしたものである。

〔作用〕

この発明においては、デジタルマッチドフィルタの相関値出力から拡散符号の位相誤差信号を求める構成としたから、追尾用の拡散符号発生器を不要にでき、かつ動作を安定なものにできる。

〔実施例〕

以下、この発明の一実施例を図について説明する。

第1図は本発明の一実施例による拡散符号追尾回路の構成を示すブロック図であり、図において、14はデジタルのループフィルタ、12はループフィルタ14のデジタル出力をアナログ電圧に変換するデジタル・アナログ変換器(D/A)である。17a, 17bはデジタルマッチドフィルタ9の出力する、入力信号の拡散符号と±1/2クロック位相差をもつ相関値をラッチするラ

ッチである。

デジタルマッチドフィルタ9の相関値出力は、ラッチ17a, 17bでラッチされる。ラッチのタイミング制御は、逐次積分、最大値判定器10、1/2クロック遅延器13、1クロック遅延器16によってなされ、ラッチ17aには、入力PN-BPSK変調入力信号の拡散符号と-1/2クロック位相差をもつ相関値が、ラッチ17bには+1/2クロック位相差をもつ相関値がラッチされる。

次に2つのラッチ17a, 17bの出力を加算器15で加え合わせ、デジタルのループフィルタ14でフィルタリングして、デジタル・アナログ変換器12でアナログのデータに復換し、クロック用VCO11を制御する。

このように本実施例では、位相誤差信号をデジタルマッチドフィルタの出力する相関値より求める構成としたから、拡散符号発生器を不要とでき、装置を安価にすることができるとともに安定した符号追尾を行なうことができる。

なお、上記実施例ではコンパレータ8a, 8b

の復判定出力からデジタルマッチドフィルタ9で相関値を求めたが、第2図に示すように、コンパレータの代わりに、デジタル・アナログ変換器18a、18bを用いることにより、軟判定出力からデジタルマッチドフィルタ9で相関値を求めてもよい。このようなデジタル・アナログ変換器を用いた場合、さらに相関値が向上する、外部干渉に強く信頼性が向上するという効果がある。

(発明の効果)

以上のように、この発明によればデジタルマッチドフィルタを具備する拡散符号捕捉回路により捕捉された拡散符号の位相を追尾する拡散符号追尾回路において、拡散符号の位相誤差信号をデジタルマッチドフィルタの相関値出力から求める構成としたから、回路を小型化でき、また安定に動作するものが得られる効果がある。

4. 図面の簡単な説明

第1図はこの発明の一実施例による拡散符号追尾回路を示すブロック図、第2図はこの発明の他

の実施例を示すブロック図、第3図は従来の拡散符号追尾回路を示すブロック図、第4図は拡散符号の位相差と相関値、及び誤差値との関係を示す図である。

1…入力PN-BPSK変調信号、2…バンドパスフィルタ、3…ハイブリッド、4a…ミキサ、5…90°移相器、6…ローカル発振器、7a、7b…ローパスフィルタ、8a、8b…コンパレータ、9…デジタルマッチドフィルタ、10…巡回積分・最大値判定器、11…クロック用VCO、12…デジタル・アナログ変換器、13…1/2クロック遅延器、14…ループフィルタ、15…加算器、16…1クロック遅延器、17a、17bは相関値のラッチ、19…2分周器、20…拡散符号発生器。

なお図中同一符号は同一又は相当部分を示す。

代理人 早 瀬 洋 一

